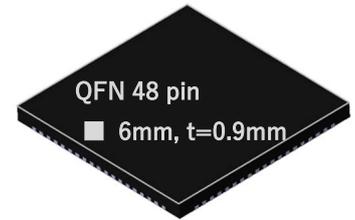


特長

HSLCMB001A は静電容量測定回路と 32bitCPU を内蔵した車載向け IC です。

- CPU 32 ビット RISC CPU (SYNOPSIS ARC EM4TM 21 MHz Max)
- MTP ECC 機能付き NVM
 - メインメモリ : 40K バイト (4096 バイト×10 セクタ)
 - インフォメーションメモリ : 512 バイト (128 バイト×4 セクタ)
- RAM ECC 機能付き SRAM 8K バイト
- 静電容量検出機能
 - 絶対自己容量検出/相互容量検出対応
 - 静電容量測定回路 : 2 チャンネル (Multi bit 2nd order $\Delta \Sigma$ ADC)
 - センサ電極数 : 16 ポート (測定回路 1 チャンネル当たりの電極数 : 8 ポート)
 - センサ駆動周波数 : 58.33 / 70 / 87.5 kHz (正弦波)
 - オーバーサンプリング比 : 60
 - サンプル回数 : 120~4080 回
- 電源電圧範囲 : 4.75~5.5V (I/O 電源共通)
- 消費電流
 - 絶対自己容量測定 : 14.5 mA (TYP)
 - 待機 : 21 uA (TYP)
- パッケージ QFN 48pin (□6mm, t=0.9mm)
- インターフェース
 - SPI 1 MHz Max
 - EUART LIN 対応
- 汎用ポート
 - デジタル汎用 I/O 8 ポート (SPI / EUART / PWM 機能兼用。5V I/O)
 - DC 電圧測定 I/O 2 ポート (MUX により ADC 可能。静電容量検出と同時検出不可。5V I/O)
- 発振回路
 - 42MHz : システムクロックソース (水晶発振子も使用可能)
 - 32kHz : 間欠動作タイマ クロックソース
- 信頼性試験基準 : AEC-Q100 Grade2 (-40 ~ 105°C)
- 機能安全 : ASIL-B 対応



1 概要

1.1 ブロック図

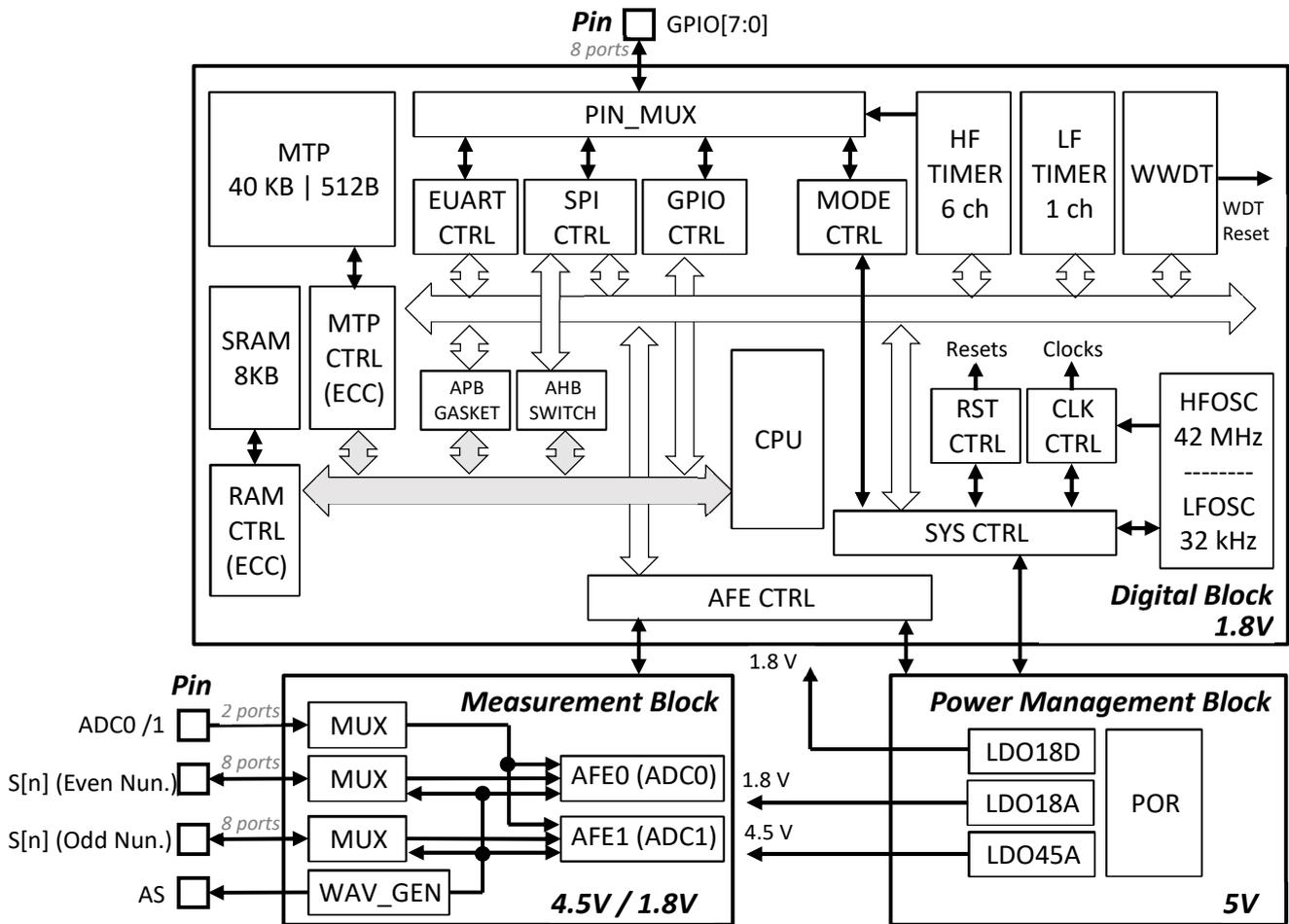


Figure 1-1: ブロック図

1.2 ブロック概要

Table 1-1: ブロック概要

ブロック	ブロックの説明
CPU	32 ビット RISC CPU (SYNOPSYS ARC EM4TM 21 MHz Max)
MTP	Non-Volatile Memory <ul style="list-style-type: none"> ➤ メインメモリ : 40K バイト (4096 バイト×10 セクタ) ➤ インフォメーションメモリ : 512 バイト (128 バイト×4 セクタ)
MTP_CTRL(ECC)	ECC 機能付き MTP コントローラ
GPIO_CTRL	GPIO コントローラ
SPI_CTRL	SPI コントローラ
EUART_CTRL	EUART コントローラ
MODE CTRL	MODE コントローラ
HF TIMER	高速タイマ
LF TIMER	低速タイマ
WWDT	Window Watchdog Timer
SRAM	Static Random Access Memory 8k バイト
RAM CTRL (ECC)	ECC 機能付き RAM コントローラ
APB GASKET	Advanced Peripheral Bus Gasket
AHB SWITCH	Advanced High-Performance Bus 切り替え
SYS CTRL	システム コントローラ
RST CTRL	リセットコントローラ
CLK CTRL	クロックコントローラ
AFE_CTRL	AFE コントローラ
HFOSC	High Frequency Oscillator (42MHz)
LFOSC	Low Frequency Oscillator (32kHz)
LDO18D	デジタル用 Low Dropped Out (LDO) Regulator (1.8V)
LDO18A	アナログ用 Low Dropped Out (LDO) Regulator (1.8V)
LDO45A	アナログ用 Low Dropped Out (LDO) Regulator (4.5V)
POR	電圧監視回路
AFE (ADC)	Analog Front End (Capacitance to Voltage Converter) Analog Digital Converter (Multi bit 2nd order $\Delta \Sigma$ ADC)
WAV_GEN	波形生成回路

2 端子

2.1 ピン配置図

(Top View)

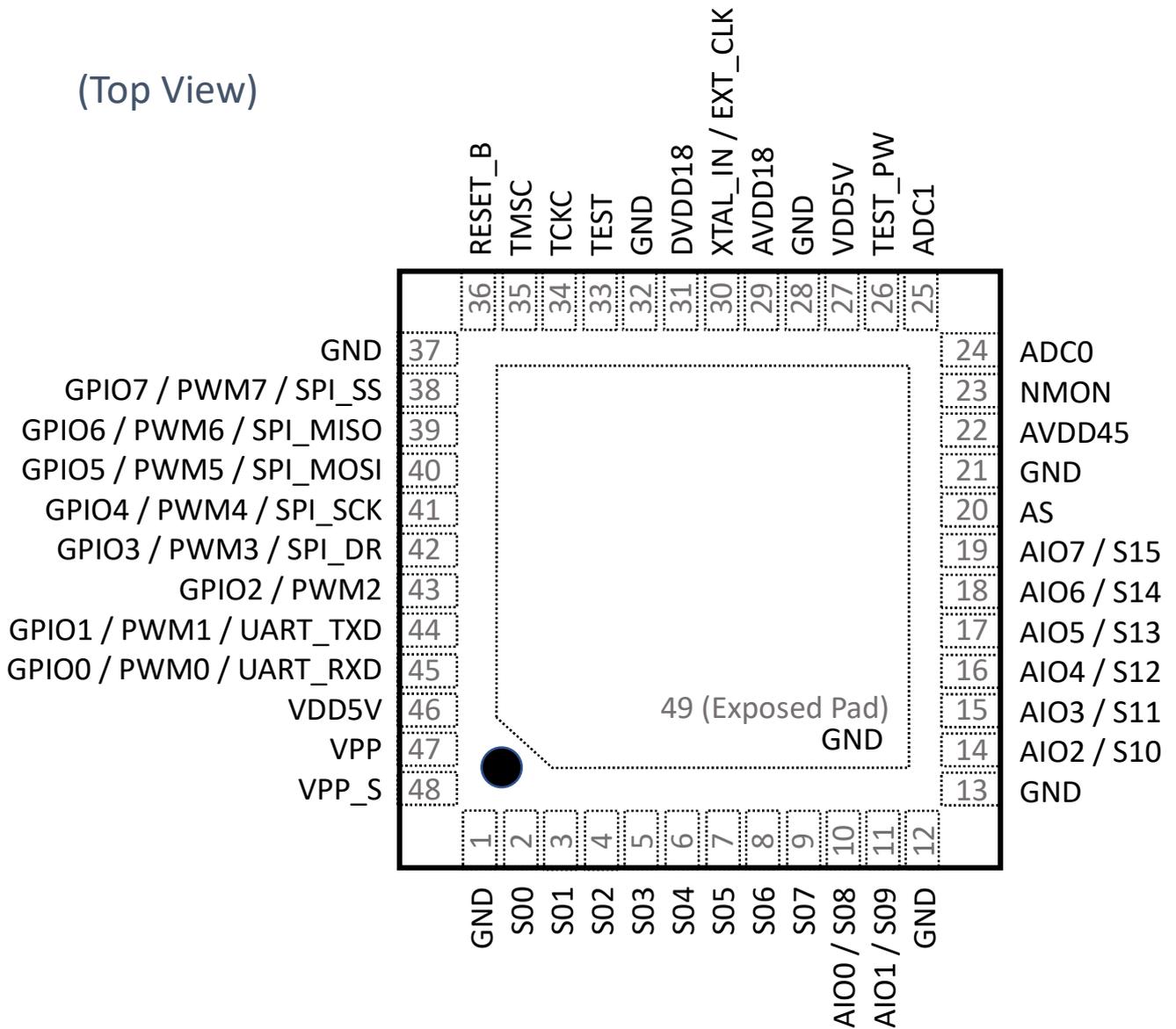


Figure 2-1 : ピン配置図

2.2 端子一覧

Table 2-1 : 端子一覧

#	Name	Domain	IO ※	Function	
1	GND	-	Ground	Ground	
2	S00	AVDD45	A-IO	Sensor Electrode	
3	S01	AVDD45	A-IO	Sensor Electrode	
4	S02	AVDD45	A-IO	Sensor Electrode	
5	S03	AVDD45	A-IO	Sensor Electrode	
6	S04	AVDD45	A-IO	Sensor Electrode	
7	S05	AVDD45	A-IO	Sensor Electrode	
8	S06	AVDD45	A-IO	Sensor Electrode	
9	S07	AVDD45	A-IO	Sensor Electrode	
10	S08 / AIO0	AVDD45	A-/D- IO	Sensor Electrode / General Purpose IO	
11	S09 / AIO1	AVDD45	A-/D- IO	Sensor Electrode / General Purpose IO	
12	GND	-	Ground	Ground	
13	GND	-	Ground	Ground	
14	S10 / AIO2	AVDD45	A-/D- IO	Sensor Electrode / General Purpose IO	
15	S11 / AIO3	AVDD45	A-/D- IO	Sensor Electrode / General Purpose IO	
16	S12 / AIO4	AVDD45	A-/D- IO	Sensor Electrode / General Purpose IO	
17	S13 / AIO5	AVDD45	A-/D- IO	Sensor Electrode / General Purpose IO	
18	S14 / AIO6	AVDD45	A-/D- IO	Sensor Electrode / General Purpose IO	
19	S15 / AIO7	AVDD45	A-/D- IO	Sensor Electrode / General Purpose IO	
20	AS	AVDD45	A-O	Active Shield	
21	GND	-	Ground	Ground	
22	AVDD45	AVDD45	A-IO	4.5V Internal LDO Output for Analog	
23	NMON	VDD5V	A-O	Node Signal Monitor for Test	
24	ADC0	VDD5V	A-I	DC Level ADC Input	
25	ADC1	VDD5V	A-I	DC Level ADC Input	
26	TEST_PW	VDD5V	D-I (PD)	External Power Mode Select for Test ('H' active)	
27	VDD5V	VDD5V	Power	5V from External Power Regulator	
28	GND	-	Ground	Ground	
29	AVDD18	AVDD18	A-IO	1.8V Internal LDO Output for Analog	
30	XTAL_IN / EXT_CLK	DVDD18	A-IO	Crystal oscillator Interface (42MHz) / External Clock In	
31	DVDD18	DVDD18	A-IO	1.8V Internal LDO Output for Digital	
32	DGND	-	Ground	Ground for Digital	
33	TEST	VDD5V	D-I (PD)	Test Mode Select ('H' active)	
34	TCKC	VDD5V	D-I	Test Clock Port for ARC Debugger	
35	TMSC	VDD5V	D-IO	Test Serial Data Port for ARC Debugger	
36	RESET_B	VDD5V	D-I (PU)	Hardware Reset ('L' active)	
37	GND	-	Ground	Ground	
38	GPIO7 / PWM7 / SPI_SS	VDD5V	D-IO	General Purpose IO / Pulse Width Modulation Output	/ SPI Slave Select ('L' active)
39	GPIO6 / PWM6 / SPI_MISO	VDD5V	D-IO		/ SPI Master In Slave Out
40	GPIO5 / PWM5 / SPI_MOSI	VDD5V	D-IO		/ SPI Master Out Slave In
41	GPIO4 / PWM4 / SPI_SCK	VDD5V	D-IO		/ SPI Serial Clock
42	GPIO3 / PWM3 / SPI_DR	VDD5V	D-IO		/ SPI Data Ready
43	GPIO2 / PWM2	VDD5V	D-IO		-
44	GPIO1 / PWM1 / UART_TXD	VDD5V	D-IO		/ UART Transmit Data
45	GPIO0 / PWM0 / UART_RXD	VDD5V	D-IO		/ UART Receive Data
46	VDD5V	VDD5V	Power	5V from External Power Regulator	
47	VPP	V _{PP}	Power	MTP Program Voltage	
48	VPP_S	V _{PP}	Power	MTP Program Voltage for Measure	
49	GND	-	Ground	Ground (Exposed Pad)	

※ A - : Analog , D - : Digital , IO : In/Out , I : In , O : Out , PD : with Pull-Down , PU : with Pull-Up

3 パッケージ外形寸法

Table 3-1 : 外形寸法

項目	記号	MIN	TYP	MAX	単位	備考
Z 寸法	A	0.80	0.85	0.90	mm	-
-	A1	-	-	0.05	mm	-
-	A2	-	(0.65)	-	mm	-
-	A3	-	(0.20)	-	mm	-
リード幅	b	0.15	0.20	0.25	mm	-
X 寸法	D	5.925	6.00	6.075	mm	-
-	D2	-	(4.70)	-	mm	-
Y 寸法	E	5.925	6.00	6.075	mm	-
-	E2	-	(4.70)	-	mm	-
リード長	L	0.30	0.40	0.50	mm	-
リードピッチ	e	0.35	0.40	0.45	mm	-
リード位置	F	2.15	2.20	2.25	mm	-

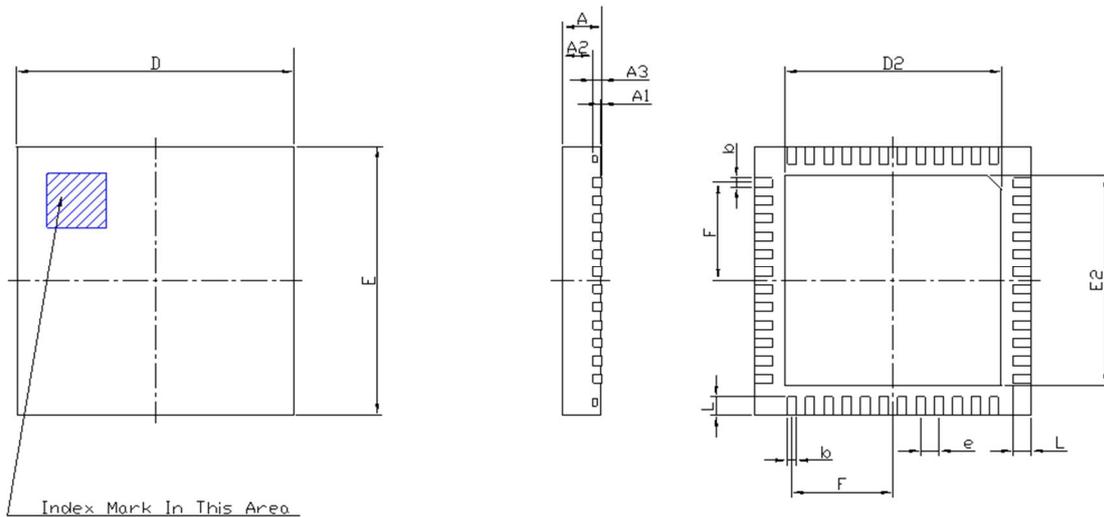


Figure 3-1 : パッケージ外形

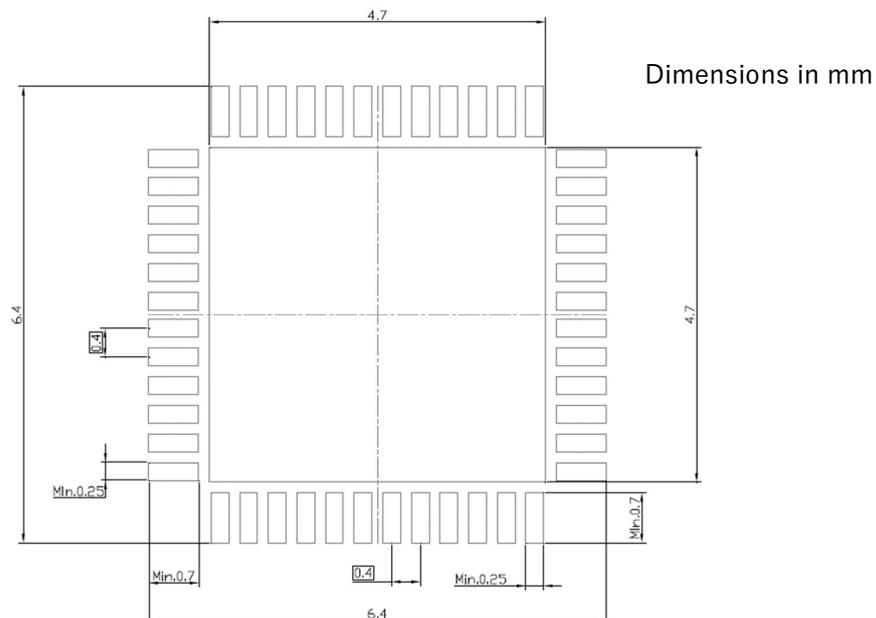


Figure 3-2 : 推奨ランドパターン

4 参考回路図

Table 4-1: 推奨外付け部品

Parameter	Symbol	Unit	Condition	Min.	Typ.	Max.
VDD5V バイパス CAP1	C1 ※1	uF		0.9	1.0	-
VDD5V バイパス CAP2	C2 ※1	uF		0.9	1.0	-
AVDD45 バイパス CAP	C3 ※1	uF		0.9	1.0	1.2
AVDD18 バイパス CAP	C4 ※1	uF		0.9	1.0	1.2
DVDD18 バイパス CAP	C5 ※1	uF		0.9	1.0	1.2
水晶発振子	XTL	MHz	内蔵 OSC を使用する場合は不要です	41	42	43

※1 高周波対策で小さな容量のコンデンサを並列に接続することも可能です

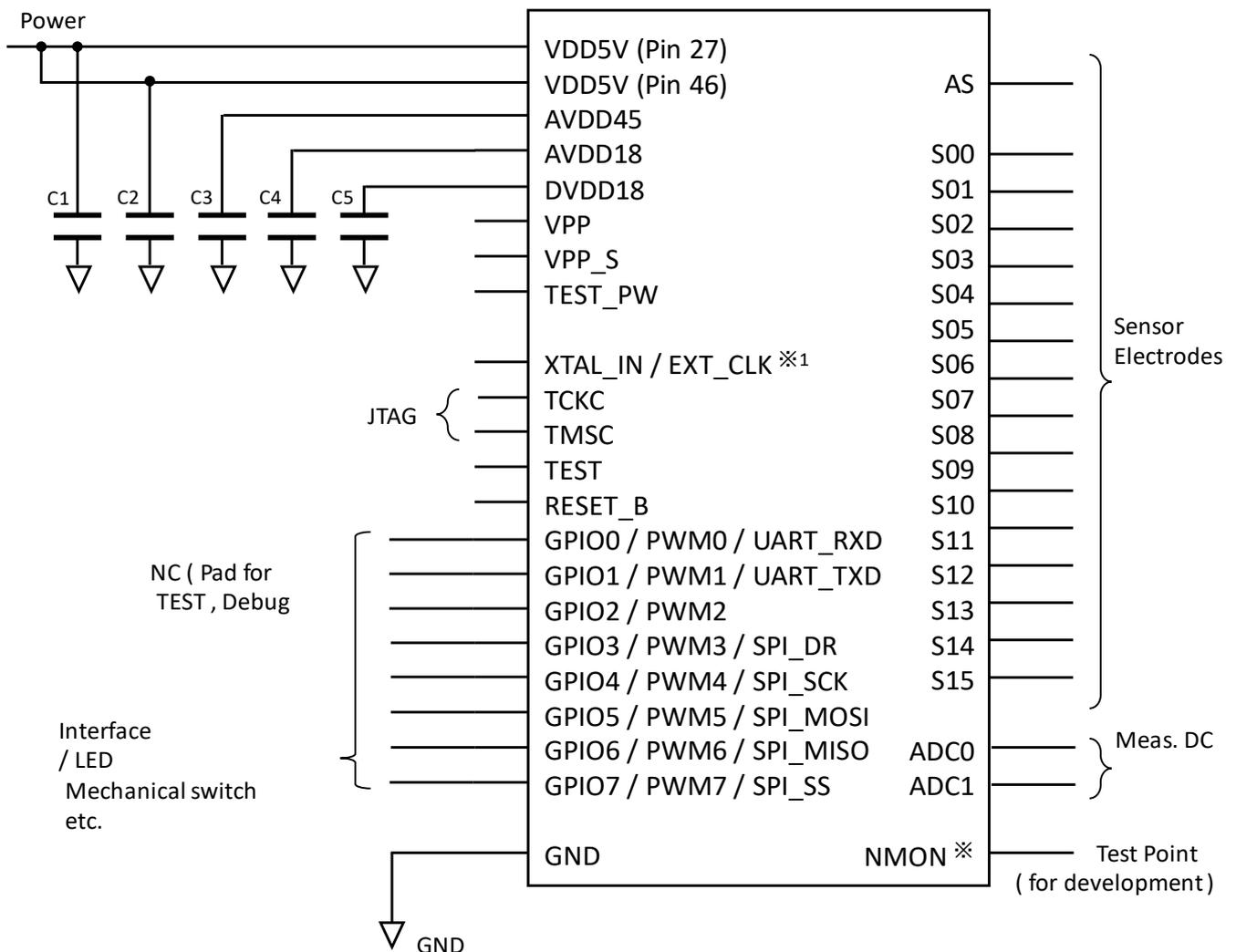


Figure 4-1: 参考回路図

※1 外部発振子、外部クロックで動作させる場合に利用します。

5 センサ条件

5.1 絶対自己容量検出

Table 5-1 : Sensor Spec. (絶対自己容量測定)

Parameter	Symbol	Unit	Condition	Min.	Typ.	Max.
検出キャパシタ	Crg	pF		0		3
シールド漏れキャパシタ	Crgl	pF		0		15
シールドキャパシタ	Crs	pF	Crgl \geq 2pF の場合 (Crgl < 2pF の場合)	0		130 (90)
シールド負荷キャパシタ	Csg	pF		0		1500
検出電極 電流経路 全抵抗	Rrr	k Ω		0		150 [*]
駆動電極 電流経路 全抵抗	Rss	k Ω		0		50 [*]

※ センサの RC 分布と Crg の位置、大きさに依存します。製品構成で検証が必要です

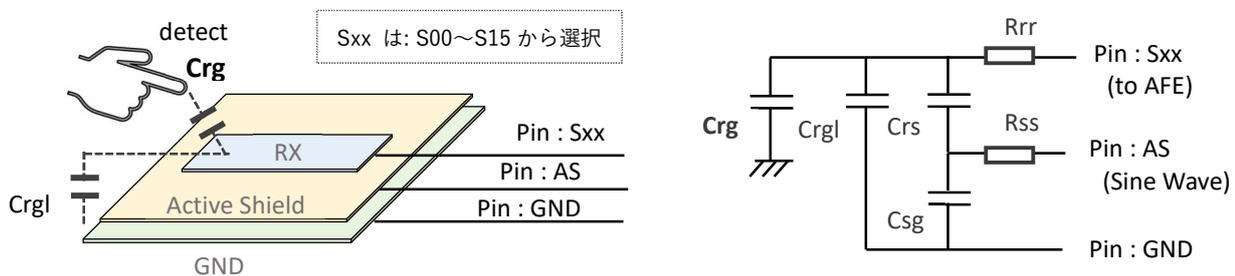


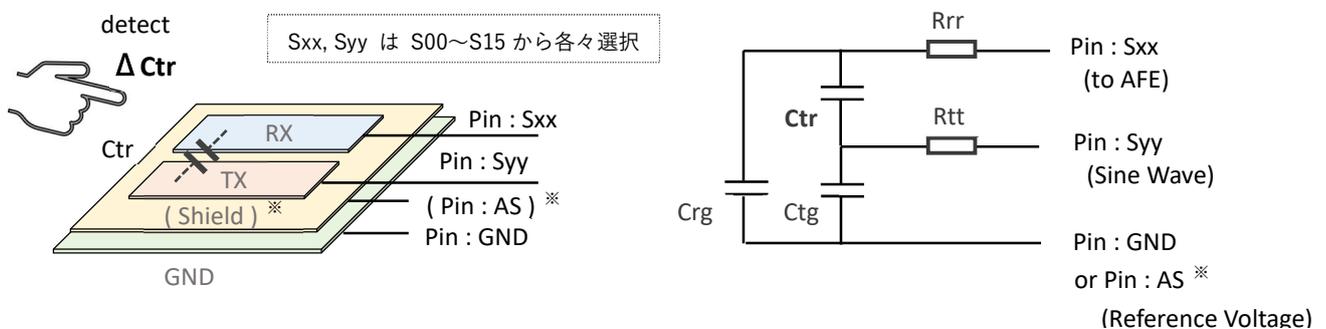
Figure 5-1 : Sensor Model (絶対自己容量測定)

5.2 相互容量検出

Table 5-2 : Sensor Spec. (相互容量測定)

Parameter	Symbol	Unit	Condition	Min.	Typ.	Max.
検出キャパシタ (オフセット)	Ctr	pF		0.5		3
検出キャパシタ (変化量)	$-\Delta Ctr$	pF		-0.12		-0.02
検出電極 GND 結合キャパシタ	Crg	pF	AS Pin 接続電極との結合を含む	15		130
駆動電極 GND 結合キャパシタ	Ctg	pF	AS Pin 接続電極との結合を含む	15		130
検出電極 電流経路 全抵抗	Rrr	k Ω		0		30 [*]
駆動電極 電流経路 全抵抗	Rtt	k Ω		0		30 [*]

※ センサの RC 分布と Ctr の位置、大きさに依存します。製品構成で検証が必要です



※ Shield 電極を設けると、A/D 結果のばらつきを低減できる場合があります (センサの設置環境や構成に依存)
この場合、AS - GND 間の静電容量は Csg 仕様に従ってください

Figure 5-2 : Sensor Model (相互容量測定)

6 電気的特性

6.1 絶対最大定格

Table 6-1 : 絶対最大定格

Item	Symbol	Unit	Condition	Min.	Max.
電源電圧	VDD5V	V		-0.3	6
5.0V_IO 端子電圧	VIN50	V		-0.3	6
4.5V_IO 端子電圧	VIN45	V		-0.3	6
1.8V_IO 端子電圧	VIN18	V		-0.3	1.98
保存温度	TSTG	°C		-55	125
許容損失 (105°C)	PD	mW	$\theta_{ja} = 22.0^{\circ}\text{C}/\text{W}$	-	450

6.2 動作条件

Table 6-2 : 動作条件

Item	Symbol	Unit	Condition	Min.	Typ.	Max.
電源電圧	VDD5V	V		4.75	5	5.5
5.0V_IO 端子電圧	V _{IN50}	V		0	-	VDD5V
4.5V_IO 端子電圧	V _{IN45}	V		0	-	AVDD45
1.8V_IO 端子電圧	V _{IN18}	V		0	-	DVDD18
動作温度範囲	T _A	°C		-40	25	105
電源立上げ時間	t _{VDDR}	ms	スロープ一定で印加	0.1	-	20
起動時間	t _{BOOTUP}	ms	リセット解除からファームウェア動作まで	-	-	0.4
リセットパルス幅	t _{RST}	us		1	-	-